



PATENT  
0698-0164P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Chih-Wei CHEN Conf.:  
Appl. No.: 10/674,355 Group:  
Filed: October 1, 2003 Examiner:  
For: FLASH ROM CONTENT UPDATING METHOD AND  
SYSTEM

L E T T E R

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

November 12, 2003

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicant(s) hereby claim(s) the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
TAIWAN	092107582	April 3, 2003

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By Joe McKinney Murcy  
Joe McKinney Murcy, #32,334

KM/ndb  
0698-0164P

P.O. Box 747  
Falls Church, VA 22040-0747  
(703) 205-8000

Attachment(s)

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

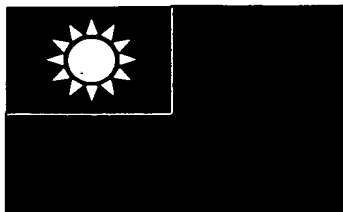
Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Problem Image Mailbox.**

2242-



Chih-Wen CHEN  
0698-0164P  
101674,355

October 11, 2003  
BSKB, LLP  
(703) 205-8000

# 中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，

其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 04 月 03 日  
Application Date

申請案號：092107582  
Application No.

申請人：英業達股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 10 月 6 日  
Issue Date

發文字號：09221000440  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	更新快閃記憶體單元內容之裝置及方法
	英 文	
二、 發明人 (共1人)	姓 名 (中文)	1. 陳志偉
	姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 宜蘭縣冬山鄉安平村6鄰大安路357號
	住居所 (英 文)	1.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 英業達股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北市士林區後港街66號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 葉國一
	代表人 (英文)	1.



四、中文發明摘要 (發明名稱：更新快閃記憶體單元內容之裝置及方法)

一種更新快閃記憶體單元 (以下簡稱為 Flash ROM) 內容之裝置及方法，該裝置之記憶單元係具有複數組記憶區塊，該記憶區塊內預存有原始資料，且根據該記憶區塊所儲存之原始資料以加總運算法 (check-sum) 計算出一檢查碼，並儲存於該組記憶區塊中。當該裝置接收更新資料輸入時，根據各組記憶區塊之儲存大小依序切割所輸入之更新資料，並各別對切割後之複數組更新區塊以加總運算法計算出檢查碼，並分別與記憶區塊之檢查碼進行邏輯比對，若兩檢查碼不相同，則將該記憶區塊所儲存之原始資料更新為該組切割後的更新區塊資料。

本案代表圖：第 1 圖

- |          |          |
|----------|----------|
| 1 更新裝置   | 2 資料暫存單元 |
| 3 原始資料單元 | 4 控制單元模組 |
| 5 資料儲存模組 | 6 加總運算模組 |

六、英文發明摘要 (發明名稱：)



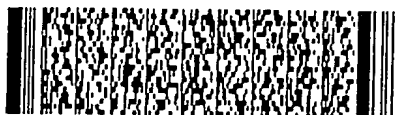
四、中文發明摘要 (發明名稱：更新快閃記憶體單元內容之裝置及方法)

7 邏輯比對模組

8 資料定址模組

9 資料更新模組

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



## 五、發明說明 (1)

### 【發明所屬之技術領域】

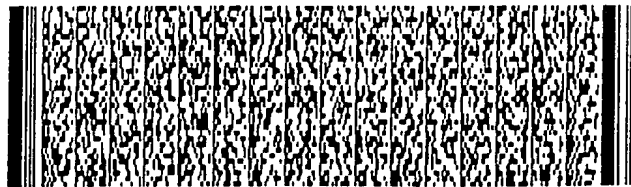
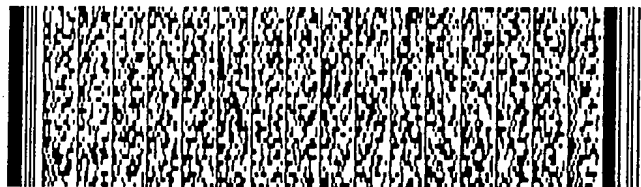
本發明係有關於一種更新 Flash ROM內容之裝置及方法，更詳而言之，係提供一種軟體技術來改善更新 Flash ROM內容之裝置及方法。

### 【先前技術】

隨著科技技術之急速成長，各式新型電子裝置及零件陸續開發成功，設計者不斷對產品進行再規劃、整合多項功能，以俾於產品最佳化及提昇產業競爭力；除了硬體方面朝向輕、薄、短、小提昇外，在軟體方面也提供多工化與極具人性化操作之更新程式，以利於使用者可自行更新，提昇所使用軟體版本之等級及解決一電子裝置內部之昔有隱藏問題如 (bug)。

以記憶體來作說明，隨著消費性與 IA應用的出現，系統產品對於記憶體的要求亦日趨嚴苛-低耗電、低成本、擁有不同記憶體特質等特色的記憶體技術，因此有愈來愈多追求不同市場區隔的新記憶體技術陸續推出，包含 FeRAM (Ferroelectric RAM)、MRAM (Magnetoresistive Random Access Memory) 與 OUM (Ovonics Unified Memory) 等。

在 1981年 Bill Gates認為 64K就足夠滿足 PC的記憶體需求。然而現今，PDA與 MP3播放器對於記憶體的需求早就超過了 64 MB，根據推估 2004年行動電話平均使用快閃記憶體的容量將會突破 100 MB以上，可見產品架構趨勢的變化對於記憶體的影響，已經非當初所能想像的。





## 五、發明說明 (2)

一般數位產品常需要不同特質的記憶體產品，其中包含 DRAM、SRAM 與 Flash 最為普遍。至於一個產品需要哪些特性的記憶體，以及容量的大小，將會依據產品架構而異。以 PC 來說，Flash 是用來儲存 BIOS，而 SRAM 與 DRAM 也因為 x86 架構緣故而需求頗大。不過，隨著現今數位或 IA 產品漸漸走向資訊化、多媒體化、通訊化、網路化與行動化的同時，對於記憶體的資料更新亦產生了不同的變化；習知可清除可規劃記憶體 (erasable PROM) 技術來說，可分為紫外線清除式 (UV-EPROM) 與電氣清除式 (EEROM) 及快閃記憶體 (Flash ROM) 等方式。

然而，習知 Flash ROM 資料更新技術，採區塊 (BLOCK) 為單位，於資料更新燒錄時，一次一整個區塊 (BLOCK) 先作資料抹除，再作資料燒錄寫入動作，速度雖比一次一個位元組 (BYTE) 的 EPROM 快，由於一次一個區塊進行資料抹除，再作資料更新，動作時間亦拉長，再者作資料更新動作時，若因不可預期之因素 (如停電意外等)，常造成資料更新時突然中斷，使 ROM 本身內容受到嚴重破壞，既無達到更新功能，亦喪失該電子裝置原先之功能。

再者，透過習知 Flash ROM 資料更新技術，對於 BIOS 程式更新處理而言，若僅更新 BIOS 程式其中一小部份資料時，亦需將整個 BIOS 程式 (含更新的部分) 寫入 Flash ROM 中，故增加了資料的更新時間。

### 【發明內容】

鑒於上述習知技術之缺點，本發明之主要目的在於提



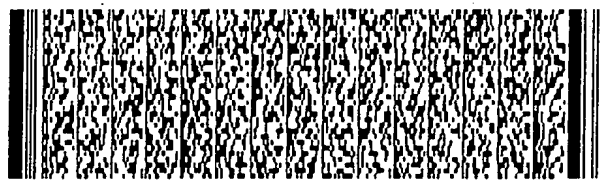
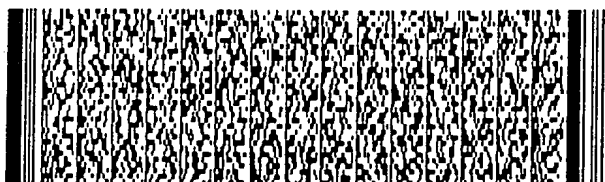
### 五、發明說明 (3)

供一種更新 Flash ROM內容之裝置及方法，用以快速更新電子裝置（例如 PDA或 PC）儲存於 Flash ROM內的資料。

本發明之次一目的在於提供一種更新 Flash ROM內容之裝置及方法，用以減少更新中斷所造成資料損失，以提高更新動作之安全性。

本發明該更新 Flash ROM內容之方法，係利用加總運算方法（check-sum），將原有記憶單元切割成一個一個區塊與該更新資料依序原記憶單元區塊大小切割而成程式資料區塊之內部檔案、名稱、大小、時間、日期及內容進行加總計算及編碼成一檢查碼（BINARY CODE）後，再利用裝置所附之邏輯比對功能，對兩程式區塊之檢查碼進行比對與判斷。若兩檢查碼相同，則原記憶區塊所儲存之原始資料不需更新，若兩檢查碼相異，則記憶區塊所儲存之原始資料可能已遭變動或需作更新；若是資料遭到變動（如電腦病毒感染、人為因素造成），則需由專人進行資料重整及修護，若是需要更新，則將檢查碼相異位址之記憶區塊所儲存之原始資料空間，進行資料抹除再更新為所需切割後區塊的更新資料。

本發明更新 Flash ROM內容之裝置係包括，一資料暫存單元、一原始資料單元以及一更新裝置；該更新裝置復包括有一控制單元模組、一邏輯比對模組、一資料儲存模組、一資料定址模組、一資料更新模組以及一加總運算模組；該原始資料單元具有複數組記憶區塊，該記憶區塊內預存有原始資料（如 BIOS等），且根據該記憶區塊所儲存



#### 五、發明說明 (4)

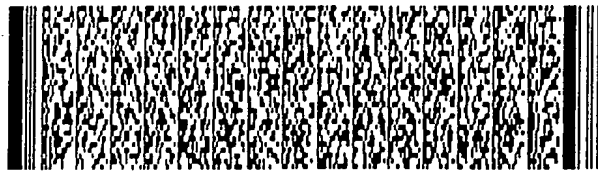
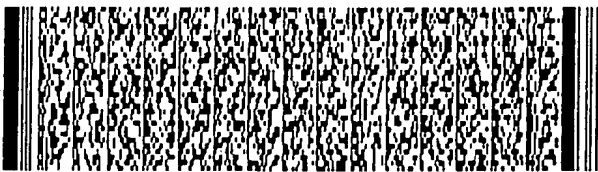
之原始核心資料以加總運算法計算出該檢查碼，並將檢查碼附於該組記憶區塊後方，儲存至該原始資料單元中，當輸入一更新資料至電子裝置之資料暫存模組中，該控制單元模組對輸入資料進行判斷、解碼為「更新」動作時，該加總運算模組針對更新資料依原記憶單元區塊大小切割而成一更新區塊，並計算所對應之檢查碼，以利於原始記憶區塊與更新記憶區塊之檢查碼相互進行比對，將檢查碼比對相異之位址，傳送至該資料定址模組中儲存，該資料更新模組可根據資料定址模組內部資料之位址，對原始記憶區塊進行資料抹除及更新之動作。

#### 【實施方式】

請參閱第 1 圖，其用以說明本發明之更新 Flash ROM 內容之裝置的系統架構方塊圖，如圖所示，其包括有一更新裝置 1、一資料暫存單元 2 以及一原始資料單元 3，該更新裝置 1 可接收外部資料經該資料暫存單元 2，來更新原始資料單元 3 所儲存之資料。

該資料暫存單元 2，其係為一組隨機記憶體，用以提供外部及內部資料，暫時存放資料及位址之記憶空間，於本實施例中為 RAM (Read Access Memory; 隨機存取記憶體)。

該原始資料單元 3，其係為該電子裝置之主要記憶單元，具有複數組記憶區塊，該記憶區塊內預存有裝置之核心資料（如 BIOS 程式或 Embedded 軟體）；於本實施例中為快閃記憶體單元（Flash ROM）。



#### 五、發明說明 (5)

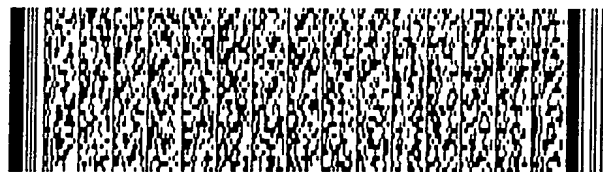
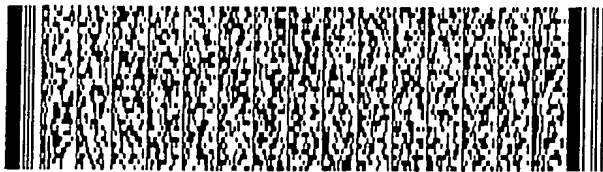
其中係該更新裝置 1，復包括有一控制單元模組 4、一資料儲存模組 5、一加總運算模組 6、一邏輯比對模組 7、一資料定址模組 8 以及一資料更新模組 9。

該加總運算模組 6，其係利用加總運算法，針對輸入該資料暫存單元 2 中之更新資料進行區塊化及加總處理，將更新資料切割成同原始資料單元 3 記憶區塊大小，將更新區塊內部的檔案、名稱、大小、時間、日期以及內容加總為一個檢查碼 (BINARY CODE)，再將檢查碼附於程式區塊的後面，儲存至該資料暫存單元 2 中，以利於後續邏輯比對動作。

該邏輯比對模組 7，負責執行邏輯運算與比對指令，針對存放於該原始資料單元 3 與資料暫存單元 2 中，各帶有複數個檢查碼之記憶區塊，進行實際邏輯運算比較，並判斷更新記憶區塊檢查碼 (check-sum1 序列) 與原始記憶區塊檢查碼 (check-sumA 序列) 關係。

該控制單元模組 4，為該邏輯比對模組 7 和其他模組之間運作核心，其可從該資料暫存單元 2 中，擷取輸入程式之指令，並對指令功能進行解碼，辨識其功能 (於本實施例中為更新功能)，再啟動加總運算模組 6 及邏輯比對模組 7，對資料暫存單元 2 所存放之更新資料進行區塊化、加總處理、編碼計算以及邏輯比對。該資料定址模組 8，其接收經該邏輯比對模組 7 作邏輯運算比較時，相異檢查碼之資料位址，並定義為所需「更新資料」之位址。

該資料更新模組 9，具有一種 ROM burner 軟體功能，



## 五、發明說明 (6)

針對前資料定址模組，所鎖定複數個相異檢查碼位址，先對原始記憶區塊相對於資料定址模組所鎖定位址中資料，進行資料抹除動作；當抹除完成後，再讀取該資料暫存單元 2 中，相對於資料定址模組所選定位址中資料，進行資料寫入動作。

該資料儲存模組 5，其係為一大容量記憶儲存空間，可提供存放電子裝置之主程式、個人資料以及相關應用軟體。

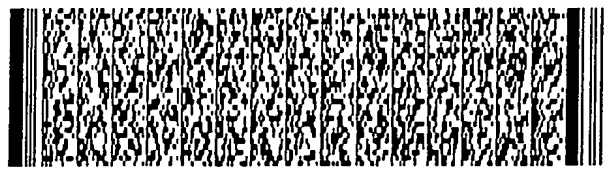
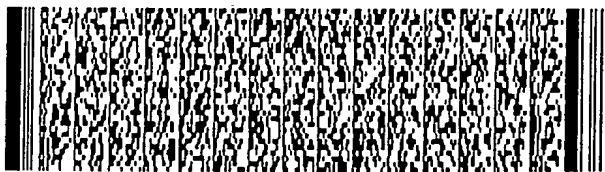
請參閱第 2 圖，係為一資料更新流程示意圖，用以說明更新 Flash ROM 內容之方法所需執行的步驟流程，於以下實施例來作動作說明。

當使用者操作一更新裝置時，如步驟 S1 所示，根據原始資料單元 (Flash ROM) 內部複數組記憶區塊所儲存核心資料 (如 BIOS、Embedded 等)，以加總運算法計算出複數組檢查碼，將檢查碼附於各記憶區塊後面，隨即進行步驟 S2。

於步驟 S2 中，由外部輸入更新資料檔至該資料暫存單元 2 中，隨即進行步驟 S3。

於步驟 S3 中，由該控制單元模組 4，對所輸入程式資料當進行功能判斷，判斷是否具有更新之指令，若判斷結果為「否」則直接結束更新動作，若判斷結果為「是」隨即進行步驟 S4。

於步驟 S4 中，該加總運算模組 6 針對該資料暫存單元 2 中內部更新程式進行區塊化，將更新程式依原始記憶區塊



#### 五、發明說明 (7)

大小切割而成一更新記憶區塊，並進行加總運算以及編碼成檢查碼後，並將檢查碼附於更新記憶區塊後面，隨即進行步驟 S5。

於步驟 S5中，由該邏輯比對模組 7，根據原始資料單元 3與該資料暫存單元 2中，所附有複數組之檢查碼記憶區塊，作邏輯比對時，判斷更新區塊檢查碼 (check-sum1) 與原始記憶區塊檢查碼 (check-sumA) 是否相同，若判斷結果為「是」則直接結束更新動作，若判斷結果為「否」，隨即進行步驟 S6。

於步驟 S6中，該資料定址模組 8將儲存邏輯比對時，判斷更新記憶區塊與原始記憶區塊檢查碼相異時之資料位址，隨即進行步驟 S7。

於步驟 S7中，該資料更新模組 9，取得該資料定址模組 8，所定義欲更新資料位址，先對原始記憶區塊內相對應位址之資料，進行資料抹除動作，隨即進行步驟 S8。

於步驟 S8中，從資料定址模組 8，取得所定義欲更新資料位址時，隨即從該資料暫存單元 2中，讀取欲更新記憶區塊，再由該資料更新模組 9，隨即對原始記憶區塊內相對應位址之資料空間，進行資料寫入更新動作，隨即結束。

請參閱第 3圖，其係一應用示意圖，用以表示該加總運算模組 6處理該原始記憶單元 3與該資料暫存單元 2之程式區塊簡單示意圖。

第 3 (A) 圖，係為外部輸入更新資料檔至該資料暫存



#### 五、發明說明 (8)

單元 2 中，經該加總運算模組 6 區塊化、加總計算以及編碼，產生該檢查碼 check-sum1、check-sum2 等序列。

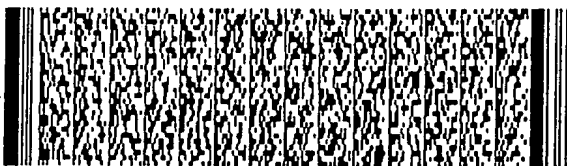
第 3 (B) 圖，係為電子裝置內部原始資料單元 3 之核心資料，透過該加總運算模組 6 加總計算及編碼，亦產生檢查碼 check-sumA、check-sumB 等序列。

原始記憶單元 3 與該資料暫存單元 2 之程式區塊，透過該加總運算模組 6 及該邏輯比對模組 7 之加總計算、編碼以及比對，可判斷出以下兩種結果：

(1) check-sum1 等於 check-sumA，故代表不需對 check-sumA 之資料區塊作更新動作。

(2) check-sum2 不等於 check-sumB，故代表原本程式區塊，可能被更動過或需作更新功能。

以上所述僅為本發明之較佳之實施例，並非用以限定本發明之實質技術內容之範圍，例如本發明之更新 Flash ROM 內容之裝置及方法，其中 Flash ROM 並不限定任何之一種資料儲存記憶裝置，本發明之實質技術內容係廣義地定義於下述之申請專利範圍中，任何他人所完成之技術實體方法，若是與下述之申請專利範圍所定義者完全相同，或為同一等效變更，均將被視為涵蓋於此專利範圍之中。



圖式簡單說明

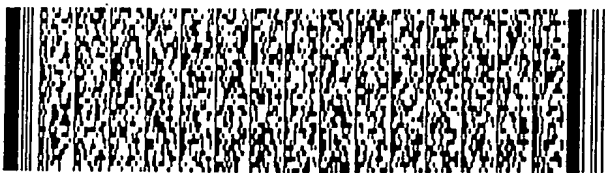
【圖示簡單說明】

第 1 圖係一方塊示意圖，用以顯示該更新 Flash ROM 內容裝置之基本架構示意圖；

第 2 圖係一資料更新流程示意圖，其中第 2 圖用以表示該更新 Flash ROM 內容之方法之動作流程及步驟；以及

第 3 圖係一應用示意圖，其中第 3 (A) 圖及第 3 (B) 圖，用以表示外部一資料暫存單元及一原始資料單元之程式區塊序列，經該加總比對模組整合計算之簡單示意圖。

- |   |        |   |        |
|---|--------|---|--------|
| 1 | 更新裝置   | 2 | 資料暫存單元 |
| 3 | 原始資料單元 | 4 | 控制單元模組 |
| 5 | 資料儲存模組 | 6 | 加總運算模組 |
| 7 | 邏輯比對模組 | 8 | 資料定址模組 |
| 9 | 資料更新模組 |   |        |





## 六、申請專利範圍

### 1. 一種更新 Flash ROM 內容之裝置，係包括有：

一原始資料單元，係具有複數組記憶區塊，其用以儲存裝置之核心運作資料檔案；

一資料暫存單元，其用以儲存輸入該裝置之更新資料，且該更新資料亦根據該記憶區塊大小區分為複數個待更新區塊；

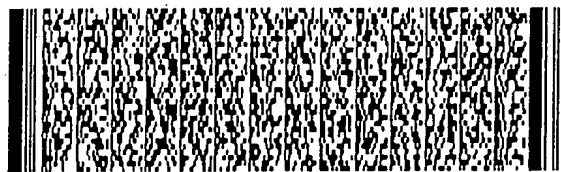
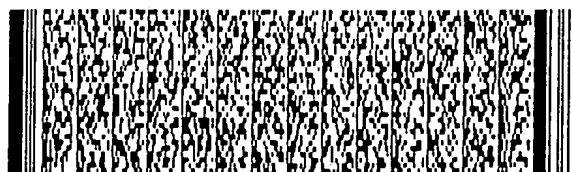
一加總運算模組，其係利用加總運算法，針對原始資料單元之記憶區塊與資料暫存單元之各待更新區塊所有資料內容，分別進行加總計算及編碼成一檢查碼 (BINARY CODE)，俾以各區塊附有對應之檢查碼；

一邏輯比對模組，其係負責執行邏輯運算及比對指令，對該原始資料單元與該資料暫存單元中帶有檢查碼之記憶區塊，執行實際邏輯運算，以比較兩單元相對區塊之檢查碼；

一資料定址模組，其用以儲存該邏輯比對模組對比較檢查碼相異之資料位址，其可為一暫存記憶空間；以及

一資料更新模組，其係接收該資料定址模組所定義之更新資料位址後，將檢查碼相異之原始資料單元之記憶區塊資料內容，進行資料抹除，再將與其比對相異之資料暫存單元之待更新區塊內容讀取，更新至原始資料單元之記憶區塊資料內。

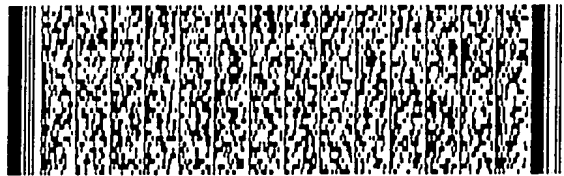
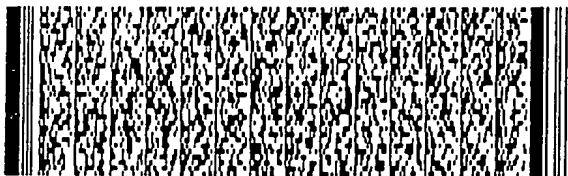
### 2. 如申請專利範圍第 1 項之裝置，其中，該原始資料單元，其係為一種可清除可規劃記憶體 (erasable PROM)



#### 六、申請專利範圍

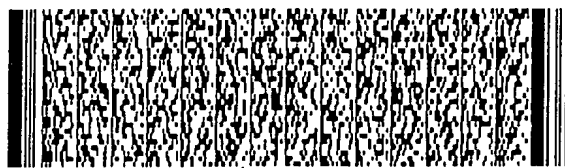
），可分為紫外線清除式（UV-EEPROM）與電氣清除式（EEPROM）以及快閃記憶體（Flash ROM）之其中任一種。

3. 如申請專利範圍第1項之裝置，其中，該儲存於原始資料單元之核心運作檔案，係指BOIS及 Embedded軟體之其中任一種。
4. 如申請專利範圍第1項之裝置，其中，該資料暫存單元，可用以提供外部及內部儲存資料，但隨裝置電源關閉記憶體中資料會全部消失，其可為SRAM（static RAM，靜態隨機存取記憶體）、DRAM（dynamic RAM，動態隨機存取記憶體）之任一種。
5. 如申請專利範圍第1項之裝置，其中，該加總運算模組其係將記憶區塊內檔案、名稱、大小、時間、日期及內容進行加總計算及編碼成一檢查碼後，俾以該記憶區塊附有檢查碼之方法，可判斷原始記憶區塊資料是否已遭變動或需作更新。
6. 如申請專利範圍第1項之裝置，其中，該控制單元模組及該邏輯比對模組，其係為中央處理器（CPU）之內部一、二大處理單元模組。
7. 如申請專利範圍第1項之裝置，其中，該資料定址模組用以儲存該邏輯比較中相異檢查碼區塊之資料位址，是一種儲存位址的暫存器，可分基地位址暫存器（base address register）與指令位址暫存器（instruction address register）二種。



#### 六、申請專利範圍

8. 如申請專利範圍第 1 項之裝置，其中，該資料更新模組可針對所指定之位址資料，對原始記憶區塊進行資料抹除\寫入，可為燒錄器（ROM burner）及燒錄模擬軟體之任一種。
9. 一種更新 Flash ROM 內容之方法，其用以提供使用者快速更新電子裝置內部之記憶單元資料，該記憶單元係具有複數組記憶區塊，該記憶區塊內預存有原始核心資料，其快速更新方法係包括以下步驟：
  - 1) 使用者對儲存原始核心資料區塊進行加總比對，以產生該記憶區塊之檢查碼；
  - 2) 使用者輸入更新檔案資料；
  - 3) 判斷輸入檔案資料是否具有更新指令，若判斷結果為否則進至步驟 8)，若判斷結果為是，則進至步驟 4)；
  - 4) 針對輸入更新檔案資料，進行資料區塊化以建立複數個更新區塊，對各更新區塊進行加總比對處理，以產生該更新區塊之檢查碼；
  - 5) 判斷原始核心資料之記憶區塊與更新區塊之檢查碼關係，若判斷結果為「相同」則進至步驟 8)，若判斷結果為「相異」則進至步驟 6)；
  - 6) 儲存判斷檢查碼相異之資料位址；
  - 7) 針對步驟 6) 所儲存之資料位址，進行資料抹除及資料更新；以及
  - 8) 結束快速更新處理。



#### 六、申請專利範圍

10. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，該更新裝置係包括：

一原始資料單元，用以提供該步驟1) 儲存該具有檢查碼之記憶區塊；

一資料暫存單元，用以提供該步驟2) 儲存所輸入之更新檔案資料一控制單元模組，用以根據該步驟2) 所輸入檔案資料而執行該步驟3) 之功能判斷工作；

一加總運算模組，用以根據該步驟3) 所判斷功能，對輸入檔案資料而執行該步驟4) 之資料區塊化及加總比對處理；

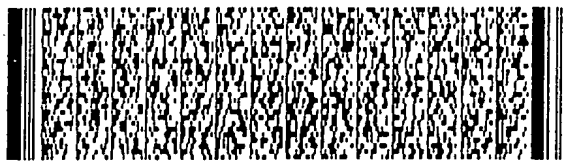
一邏輯比對模組，用以根據該步驟1) 與步驟4) 之檢查碼而執行該步驟5) 之判斷工作；

一資料定址模組，用以根據該步驟5) 之判斷結果而執行該步驟6) 之儲存工作；以及

一資料更新模組，用以根據該步驟6) 所儲存之資料位址而執行該步驟7) 進行資料抹除及更新之工作。

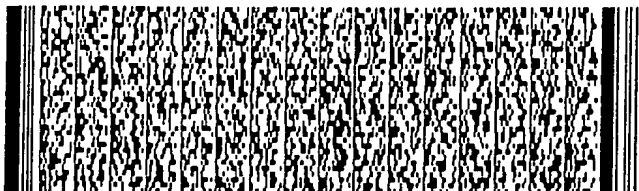
11. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，該電子裝置可為數位相機 (digital-camera)、電子辭典、個人數位助理 (PDA)、個人電腦 (PC) 以及筆記型電腦 (NB) 其中之任一種。

12. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，輸入至該資料暫存單元之資料檔案，其可切割成原始記憶區塊大小之更新區塊，該輸入檔案資料係指最新版本之BOIS及 Embedded軟體其中之任一種。



六、申請專利範圍

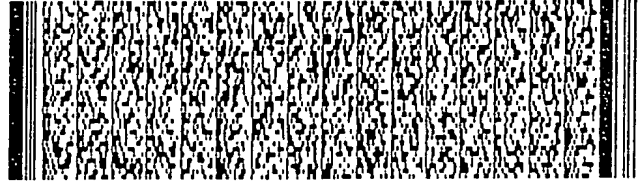
13. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，該加總運算模組其係將記憶區塊內檔案、名稱、大小、時間、日期及內容進行加總計算及編碼成一檢查碼後，俾以該記憶區塊附有檢查碼之方法，可判斷原始記憶區塊資料是否已遭變動或需作更新。
14. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，該資料定址模組用以儲存該邏輯比較中，相異檢查碼區塊之資料位址，是一種儲存位址的暫存器，可分基地位址暫存器(base address register)與指令位址暫存器(instruction address register)二種。
15. 如申請專利範圍第9項之更新Flash ROM內容之方法，其中，該資料更新模組可針對所指定位址之資料，對原始記憶區塊進行資料抹除\寫入，可為燒錄器(ROM burner)及燒錄模擬軟體之任一種。



第 1/18 頁



第 2/18 頁



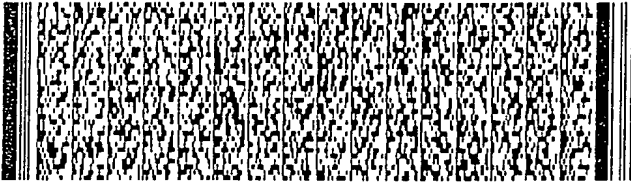
第 3/18 頁



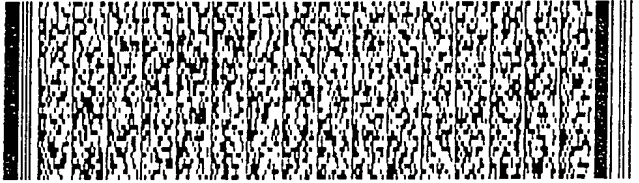
第 4/18 頁



第 5/18 頁



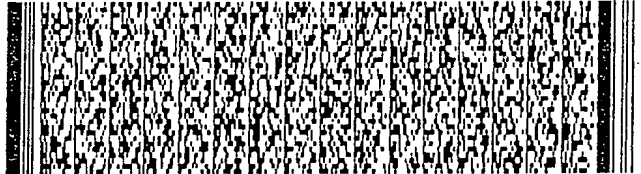
第 5/18 頁



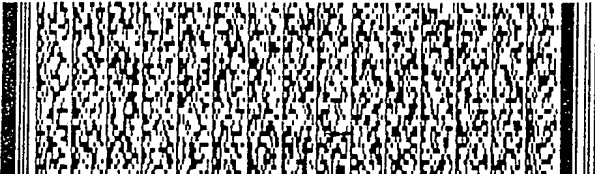
第 6/18 頁



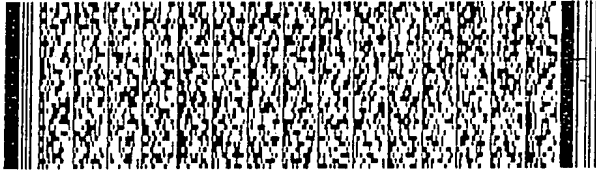
第 6/18 頁



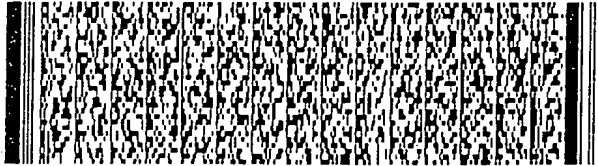
第 7/18 頁



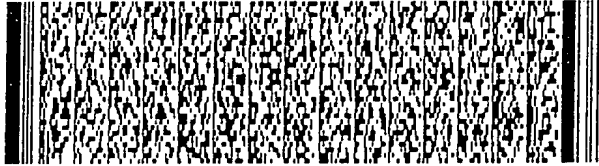
第 7/18 頁



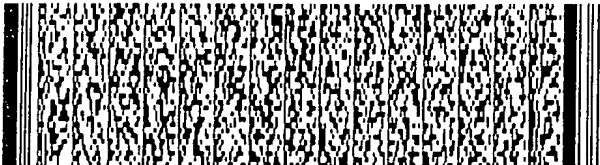
第 8/18 頁



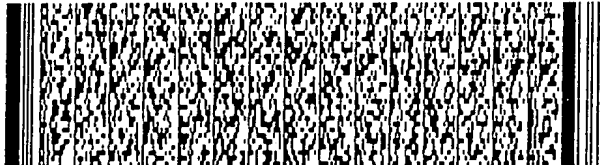
第 8/18 頁



第 9/18 頁



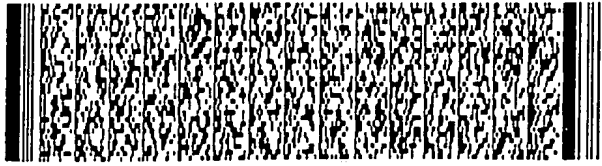
第 9/18 頁



第 10/18 頁



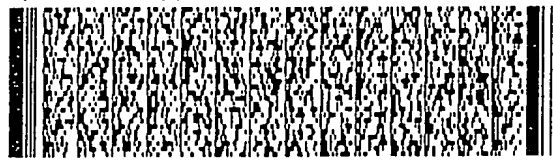
第 10/18 頁



第 11/18 頁



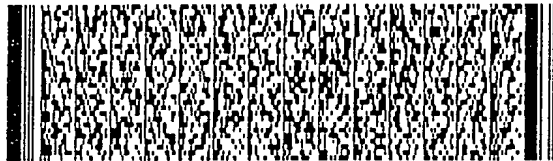
第 11/18 頁



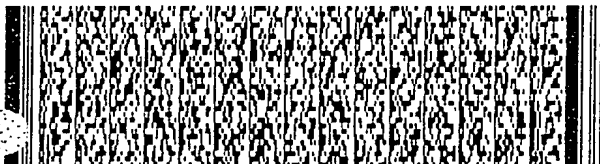
第 12/18 頁



第 12/18 頁



第 13/18 頁



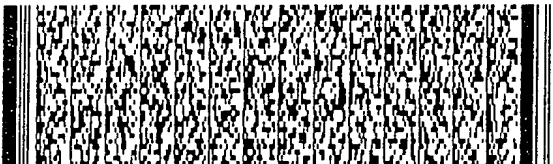
第 14/18 頁



第 14/18 頁



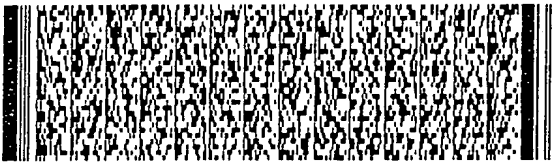
第 15/18 頁



第 15/18 頁



第 16/18 頁



16/18 頁



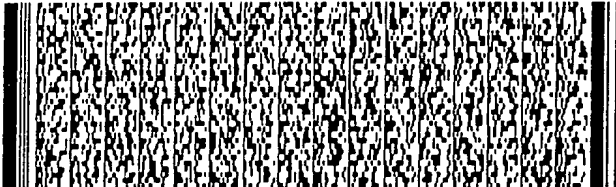
第 17/18 頁



第 17/18 頁



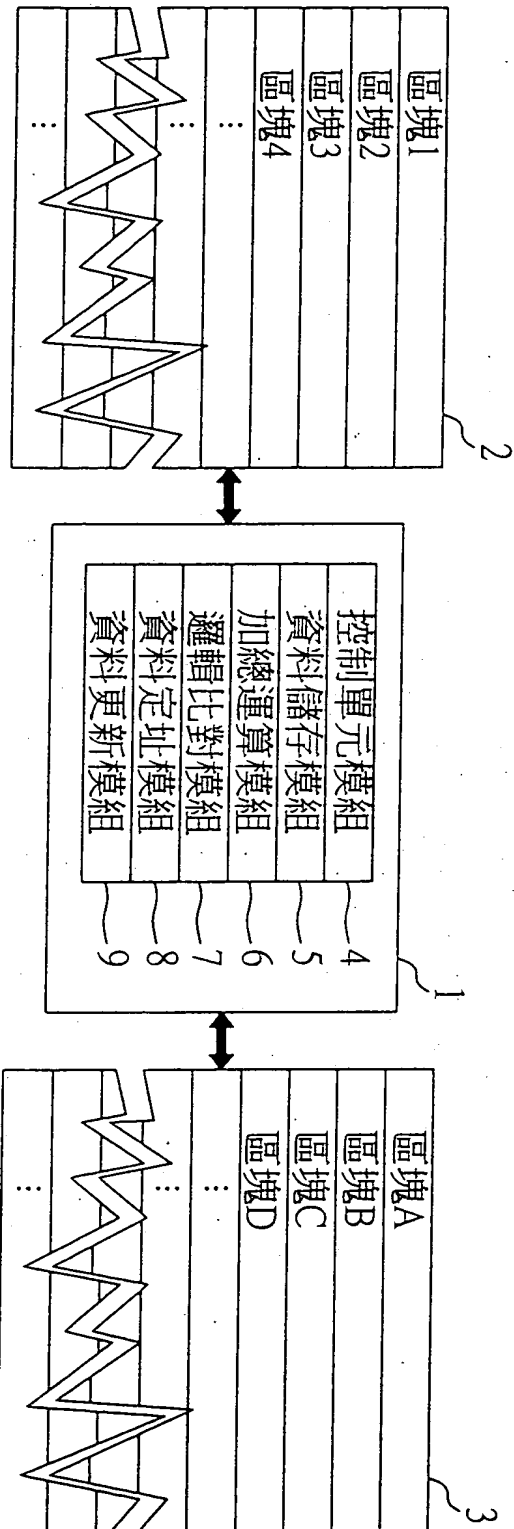
第 18/18 頁



資料暫存單元

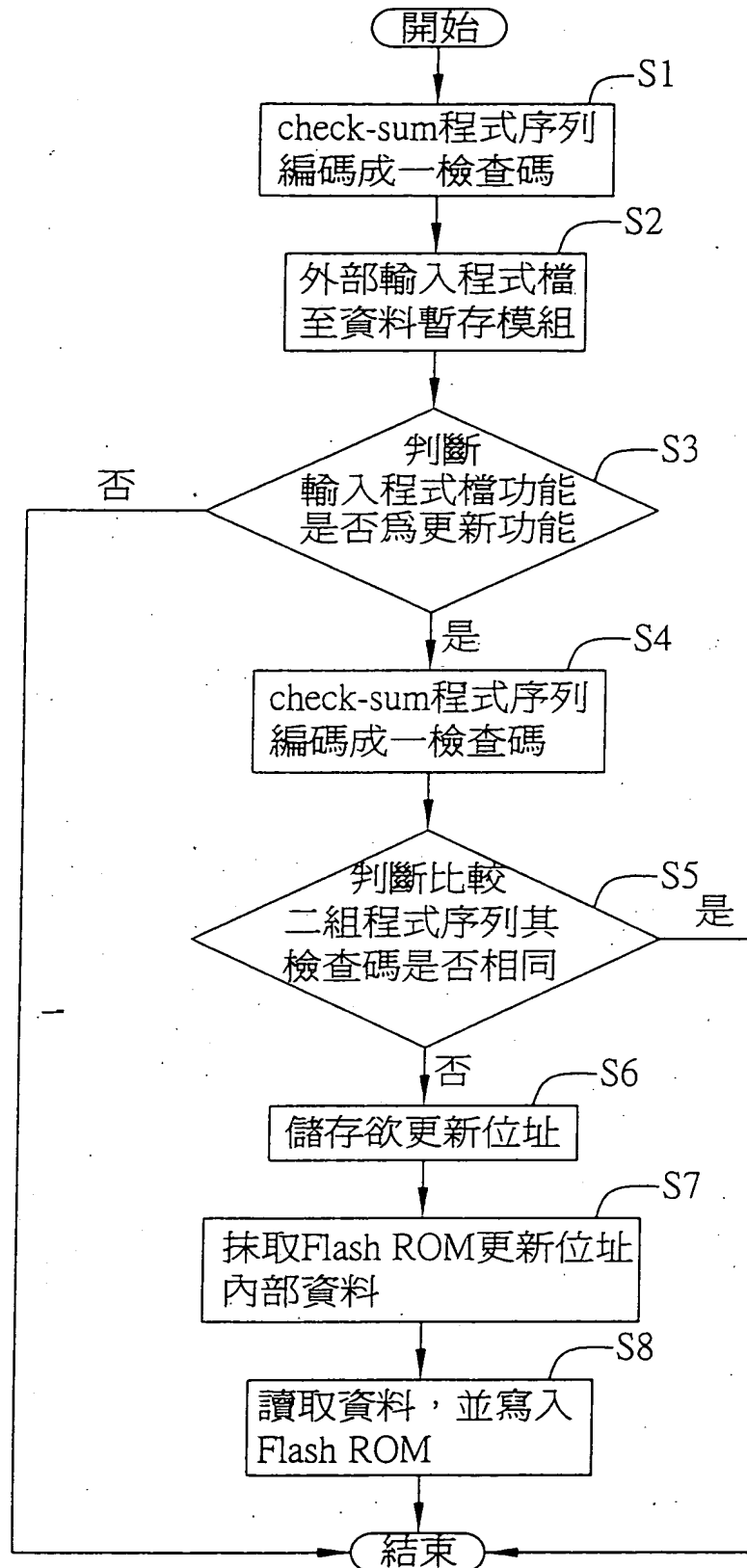
更新裝置

原始資料單元



第 1 圖 (代表圖)





第 2 圖

資料暫存單元

92.02.28	
NEW 1.XXX	
92.02.28	
NEW 2.XXX	
...	
...	

加總運算模組



資料暫存單元

92.02.28	check-sum 1
NEW 1.XXX	
92.02.28	check-sum 2
NEW 2.XXX	
...	
...	

第 3(A) 圖

原始資料單元

91.01.30	
OLDA.XXX	
91.01.30	
OLDB.XXX	
...	
...	

加總運算模組



原始資料單元

91.01.30	check-sum A
OLDA.XXX	
91.01.30	check-sum B
OLDB.XXX	
...	
...	

第 3(B) 圖